

Corresponding EP Application attached.
(EP0431581 A2)

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A) 平4-145493

⑫ Int. Cl. 5

G 09 G 5/00
G 06 F 1/16
3/153
15/66
G 09 G 5/36
H 04 N 3/22
5/66

識別記号

M
T
3 5 0
C
B

序内整理番号

8121-5G
9188-5B
8420-5L
8121-5G
7037-5C
7205-5C

⑬ 公開 平成4年(1992)5月19日

G 06 F 1/00 3 1 2 F

審査請求 未請求 請求項の数 27 (全32頁)

⑭ 発明の名称 ビデオディスプレイの向きを変更するための方法及び装置

⑮ 特願 平2-400664

⑯ 出願 平2(1990)12月6日

優先権主張

⑰ 1989年12月6日 @米国(U S)⑯447110

⑱ 発明者

ジュリアン・ティ・ニ
ユーエン アメリカ合衆国カリフォルニア州94065レッドウッド・シ
ティ, ケール・レイン・412

⑲ 出願人

ラディアス・インコー
ボレイテッド アメリカ合衆国カリフォルニア州95131サン・ノゼ, フォ
ーチュン・ドライヴ・1710

⑳ 代理人

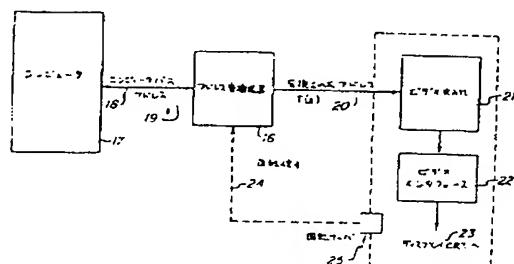
弁理士 古谷 碩 外3名

㉑ 【要約】

【目的】ビデオディスプレイの電子回路を変更せずに、
ビデオディスプレイのデータを風景型向き及び肖像型向
きの双方に対応させる。

【構成】ディスプレイモニタは、風景型向き又は肖像型
向きに回転可能である。ディスプレイモニタの向きを検
出し、ディスプレイモニタの向きに拘らず非回転状態に
画像表示を維持するように、モニタに送られるデータを
変換する。ビットマップで表されるディスプレイ表示の
場合には、この変換は表示される各ピクセルのデータの
メモリ内のアドレスを変更することにより行われる。

【効果】このように、ディスプレイモニタを回転して
も、表示画像を生成する回路に変更を加えずに、ディス
プレイモニタの向きに対応可能である。



【書類名】 明細書

【発明の名称】 ビデオディスプレイの向きを変更するための方法及び装置

【特許請求の範囲】

【請求項 1】 単一のディスプレイスクリーン上で複数のディスプレイ向きで一組の格納データを表示するための方法であって：

- (a) 複数の向きの一つにスクリーンを回転し；
- (b) スクリーンの向きを示す信号を発生し；
- (c) 前記信号に応答して格納データ組を変換し；
- (d) ディスプレイスクリーン上のイメージとして変換データを表示する、各ステップから成ることを特徴とする方法。

【請求項 2】 一組の格納データがデジタルビットマップであることを特徴とする、請求項 1 に記載の方法。

【請求項 3】 ディスプレイスクリーンがビデオモニタであることを特徴とする、請求項 1 に記載の方法。

【請求項 4】 複数の向きが、風景型向き及び肖像型向きを含むことを特徴とする、請求項 1 に記載の方法。

【請求項 5】 前記変換ステップが、

- (a) 第 1 の予選択された向きのディスプレイスクリーンを示す信号に応答して、ディスプレイスクリーンに変更されていない一組の格納データを送り；
- (b) 第 2 の予選択された向きのディスプレイスクリーンを示す信号に応答して、予選択されたアルゴリズムに従い一組の格納データを変換する；

各ステップから成ることを特徴とする、請求項 1 に記載の方法。

【請求項 6】 一組の格納データがピクセルアドレスを含み、前記変換ステップが、

- (a) 風景型向きのディスプレイスクリーンを示す信号に応答して、ディスプレイスクリーンに変更されていないピクセルアドレスを送り；
- (b) 肖像型向きのディスプレイスクリーンを示す信号に応答して、風景型向き内に存在するように、ディスプレイイメージの同じ配列を維持するべく、ピクセルアドレスを変換する；

各ステップから成ることを特徴とする、請求項1に記載の方法。

【請求項7】 一組の格納データがピクセルアドレスを含み、前記変換ステップが、

(a) 肖像型向きのディスプレイスクリーンを示す信号に応答して、ディスプレイスクリーンに変更されていないピクセルアドレスを送り；

(b) 風景型向きのディスプレイスクリーンを示す信号に応答して、肖像型向き内に存在するように、ディスプレイイメージの同じ配列を維持するべく、ピクセルアドレスを変換する；

各ステップから成ることを特徴とする、請求項1に記載の方法。

【請求項8】 一組のアドレスデータを変換するための方法であって：

(a) データのアドレスを読み出し；

(b) 予め決定された方法でデータのアドレスを変更し；

(c) 変更されたアドレスを備えたデータを書き込む；

各ステップから成ることを特徴とする方法。

【請求項9】 アドレスがデータ格納手段のデータ検索割合に応答して変更されることを特徴とする、請求項8に記載の方法。

【請求項10】 アドレスデータがスクリーンディスプレイデータであることを特徴とする、請求項8に記載の方法。

【請求項11】 予め決定された方法が一組のアドレスデータの回転に対応していることを特徴とする、請求項10に記載の方法。

【請求項12】 予め決定された方法が、

$$T(a) = rbase + h * ((a-base) \bmod v) + h - 1 - ((a-base) \div v)$$

(ここで、「(a)」はデータポイントの元のアドレスであり、「T(a)」はデータポイントの変換されたアドレスであり、「rbase」は固定変換後アドレスベースであり、「base」は固定変換前アドレスベースであり、「v」はスクリーンディスプレイの第1寸法であり、「h」はスクリーンディスプレイの第2寸法である。)

で表される変換であることを特徴とする、請求項10に記載の方法。

【請求項 1 3】 予め選択された方法が、

$$T(a) = rbase + h * (v - 1 - ((a-base \bmod v)) + ((a-base) \bmod v))$$

(ここで、「(a)」はデータポイントの元のアドレスであり、「T(a)」はデータポイントの変換されたアドレスであり、「rbase」は固定変換後アドレスベースであり、「base」は固定変換前アドレスベースであり、「v」はスクリーンディスプレイの第1寸法であり、「h」はスクリーンディスプレイの第2寸法である。)

で表される変換であることを特徴とする、請求項 1 0 に記載の方法。

【請求項 1 4】 予め選択された方法が、

$$T(a) = [A_{n-1} A_{n-2} \cdots A_1 A_0 B_{2n-1} B_{2n-2} \cdots B_{n+1} B_n]$$

(ここで、「(a)」はデータポイントの元のアドレスであり、「T(a)」はデータポイントの変換されたアドレスであり、

$$a = [A_{2n-1} A_{2n-2} \cdots A_1 A_0] \text{ であり、}$$

【数 1】

$$B_p = \overline{A}_p$$

である。)

で表される変換であることを特徴とする方法。

【請求項 1 5】 予め選択された方法が、

$$T(a) = [B_{n-1} B_{n-2} \cdots B_1 B_0 A_{2n-1} A_{2n-2} \cdots A_{n+1} A_n]$$

(ここで、「(a)」はデータポイントの元のアドレスであり、「T(a)」はデータポイントの変換されたアドレスであり、

$$a = [A_{2n-1} A_{2n-2} \cdots A_1 A_0] \text{ であり、}$$

【数 2】

$$B_p = \overline{A}_p$$

である。)

で表される変換であることを特徴とする方法。

【請求項 16】 単一のディスプレイスクリーン上で複数のディスプレイ向きで一組の格納データを表示するための装置であって：

- (a) 複数の向きの一つに位置決めするべくディスプレイスクリーンを回転可能に支持する手段と；
- (b) スクリーンの向きを示す信号を発生する手段と；
- (c) データ組を変換するために前記信号に応答する手段と；
- (d) ディスプレイスクリーン上に変換データ組を表示するための手段と；

から成ることを特徴とする装置。

【請求項 17】 一組の格納データがデジタルビットマップであることを特徴とする、請求項 16 に記載の装置。

【請求項 18】 前記格納データがビデオデータ組であり、前記変換する手段が、ビデオデータ源からのビデオデータ組を入力として受け取り、ビデオディスプレイスクリーンへの変換ビデオデータ組を出力として発生するべく配置された変換装置を含むことを特徴とする、請求項 16 に記載の装置。

【請求項 19】 前記ビデオデータがピクセルアドレスを含み、さらに前記変換装置が、

- (a) ディスプレイスクリーンの感知された向きに応答して信号を発生するための検出サブシステムと；
- (b) 信号がスクリーンが別の向きにあることを示した場合に、向きの 1 つの中に存在するように、表示されたビデオイメージと同じ配列を保持するべくピクセルアドレスを変換するために、検出サブシステムからの信号に応答する変換サブシステムと；

から成ることを特徴とする、請求項 18 に記載の装置。

【請求項 20】 アドレスデータを格納し検索するための装置であって：

- (a) データのアドレスを変換するための手段と；
- (b) それが検索する変換アドレスデータの部分を格納する、複数のメモリ装置と；
- (c) 各メモリ装置からの変換アドレスデータを順次選択し読出すための手段と；

から成ることを特徴とする装置。

【請求項 2 1】 メモリ装置がビデオ RAM 装置であることを特徴とする、請求項 2 0 に記載の装置。

【請求項 2 2】 前記変換サブシステムが、

(a) スクリーンディスプレイの第 1 寸法によりデータポイントのアドレスを割り算するための除算器と；

(b) スクリーンディスプレイの第 2 寸法より 1 少ないものから前記割り算の商を引き算するための減算器と；

(c) 前記割り算の余りとスクリーンディスプレイの第 2 寸法とを掛け算するための積算器と；

(d) 前記引き算の結果を前記掛け算の結果に足し算し、変換されたアドレスとしての合計を求めるための加算器と；

から成ることを特徴とする、請求項 2 1 に記載の装置。

【請求項 2 3】 前記変換サブシステムが、

(a) スクリーンディスプレイの第 1 寸法によりデータポイントのアドレスを割り算するための除算器と；

(b) スクリーンディスプレイの第 1 寸法より 1 少ないものから前記割り算の商を引き算するための減算器と；

(c) 前記割り算の余りとスクリーンディスプレイの第 2 寸法とを掛け算するための積算器と；

(d) 前記引き算の結果を前記掛け算の結果に足し算し、変換されたアドレスとしての合計を求めるための加算器と；

から成ることを特徴とする、請求項 1 9 に記載の装置。

【請求項 2 4】 前記変換サブシステムが、

(a) 入力信号ラインの第 1 の半分と入力信号ラインの第 2 の半分とから成る、複数の入力信号ラインと；

(b) 出力信号ラインの第 1 の半分と出力信号ラインの第 2 の半分とから成る、複数の出力信号ラインと；

(c) 複数の信号インバータと；

(d) 入力信号ラインの第1の半分がインバータにより反転されてその出力が出力信号ラインの第2の半分と接続され、入力信号ラインの第2の半分が出力信号ラインの第1の半分に直接接続されるように、入力信号ライン、出力信号ライン及びインバータを接続するための接続回路と；
から成ることを特徴とする、請求項20に記載の装置。

【請求項25】 アドレスデータのデータ検索速度を増加させるための方法であつて：

- (a) データのアドレスを変換し；
- (b) 複数のメモリ装置内の変換アドレスデータの選択された部分を格納し；
- (c) 複数のメモリ装置のそれぞれから変換アドレスデータを順次読出す；

各ステップから成ることを特徴とする方法。

【請求項26】 順次データがデータの隣接ワード内の対応ビットとして格納されたメモリ装置のデータ検索割合を増加させるための方法：

- (a) 第1データワード内のデータ要素の数に等しいデータワードの数を検索し；
- (b) 順次データがデータワード内の順次ビットとして格納されるようにデータブロックを変換し；
- (c) スタティックメモリ装置内に結果として得られたデータワードを格納し；
- (d) スタティックメモリ装置から所望のデータを選択する；

各ステップから成ることを特徴とする方法。

【請求項27】 スタティックメモリ装置は、
(a) 複数のスタティックメモリバンクと；
(b) 複数のメモリバンクの中からそれに書き込まれるデータを備えているものを選択し、さらに複数のメモリバンクの中からそこから読出されるデータを備えているものを交互に選択するための手段と；
から成ることを特徴とする請求項26に記載の装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、ビデオディスプレイに関し、さらに詳細には、ビデオディスプレイの向きを変更するための方法及び装置に関する。

【0002】

【従来の技術】

コンピュータディスプレイその他の装置で用いられるビデオモニタは、典型的には「肖像 (portrait) 型」又は「風景 (landscape) 型」ディスプレイを指向している。肖像型ディスプレイはスクリーンの垂直寸法が水平寸法よりも大きいものであり、風景型ディスプレイは水平寸法が垂直寸法よりも大きいものである。映画用スクリーンやテレビ用ディスプレイは従来より風景型向きとして設計されている。この標準は一般的にはビデオディスプレイの別の種類のものにおいてもよく採用されている。しかしながら、コンピュータスクリーン上の印刷ページを示すような多くの応用分野では、風景型向きよりも肖像型向きが必要な場合がある。

【0003】

従来は、ビデオディスプレイ又はモニタは、ある向き又は別の向きで使用するようにならざりて設計してきた。しかし、これらのモニタを動作する装置は各種機能を実行可能であり、あるものは風景型ディスプレイの使用を要求するし、またあるものは肖像型ディスプレイの使用を要求する。例えば、汎用コンピュータは、風景型向きのディスプレイで用いることによりグラフィック機能を最良に發揮するし、そのワープロ機能は肖像型向きで最良に發揮される。通常は、ディスプレイの一方の向きを全てのアプリケーションに使用することで妥協している。組み込まれるアプリケーションに最適なモニタ上で表示を行うように、肖像型向きと風景型向きとの2つのモニタを使用しているコンピュータシステムもある。

【0004】

【発明が解決しようとする課題】

従って、本発明目的は、単一のビデオディスプレイモニタで、アプリケーショ

ンに応じて、風景型向きと肖像型向きとを選択可能な装置を提供することにある。

【0005】

【課題を解決するための手段】

上記課題を解決するために、本発明によれば、単一のビデオディスプレイモニタは、風景型向きと肖像型向きの間で物理的に回転可能な機能を有している。ビデオモニタのビーム走査電子回路に変更を加えるのではなく、モニタに送られるデータを変更して、新しい向きに適合させる。こうして、ディスプレイのユーザは、アプリケーションに応じて、肖像型向き又は風景型向きの何れかを選択可能である。

【0006】

従来通り、表示されるべきデータは、本発明によれば、デジタル「ビットマップ」として表される。かかるマップは、スクリーンの各ピクセルがどのように表示されるかを示す数値アレイである。最も単純な事例においては、ピクセルはアドレスによって表すことにより、ディスプレイ上の明暗に対応する1ビットデータ、すなわち0又は1及びピクセルを識別する。このようにして、かかるディスプレイのビットマップは、単一の2進値による単純なアレイとすることが可能である。輝度や色相など他の情報が必要な場合には、各ピクセルを説明するために大きな2進値が必要となる。ビットマップは、従来は、「ビデオランダムアクセスメモリ（RAM）」と呼ばれる専用メモリ装置を用いて一般的に実行される「フレームバッファ」内に格納される。ビデオRAM内に格納されるビットマップは、対応するビデオイメージを形成するために直接ビデオディスプレイ電子回路に送られる。

【0007】

本発明によれば、コンピュータその他のビデオ源により供給されるビットマップデータは、ビデオRAMに到達する前に、インターフェクトされる。センサが、モニタが肖像型向きにあるか風景型向きにあるかを検出する。モニタが風景型向きにある場合には、データが直接ビデオRAMに送られる。しかし、モニタが肖像型向きにある場合には、ビットマップアドレスが、向きの変更を説明するため

に変換される。例えば、スクリーンの頂部で表示されるデータは、モニタが物理的に90度回転された後にも、スクリーンの頂部に残っている。

【0008】

【実施例】

図1は、フレームバッファ内のビットマップを格納するための標準的アドレススキーム1を示している。スクリーンが h ピクセル幅の v ピクセル高さで有る場合には、あるピクセル2の水平方向右側に隣接するピクセル3については1だけピクセルアドレスが増加され、あるピクセル2の垂直方向下方に隣接するピクセル4に関しては1行（ここでは行= h ）だけピクセルアドレスが増加される。

【0009】

図2は、風景型向きから肖像型向きへ回転させる前8及び後9の双方のビデオモニタスクリーン7を示している。風景型向き8において、従来設計のビデオモニタスクリーン及び関連するビデオ回路は、普通に高速走査方向5（典型的には64 kHzの割合で）左から右方向に、さらにより低い割合で（典型的には60 Hz）で低速走査方向6頂部から底部へと水平方向にディスプレイのビームを形成し偏向してラスタバターンを形成する。本発明によれば、ビーム及び関連するラスタバターンを駆動する回路は回転により変更されない。このようにして、90度の反時計回り回転9の後に、高速走査方向5が底部から頂部へと垂直方向へとなり、低速走査方向が左から右へと水平方向になる。モニタのビデオ走査回路は回転により変更されないので、ビデオディスプレイに送られるデータは、最終的なスクリーンディスプレイが回転されないように示されるためには、変更される必要がある。

【0010】

図3の(a)及び(b)は、それぞれ、コンピュータその他のデータ源により供給されるデータのビットマップが、風景型向き11及び肖像型向き12での動作について、どのようにビデオRAMに表れるべきかを示している。

【0011】

ビデオRAM装置は、通常は、ビデオRAM内のアドレス可能位置のすぐ隣に格納されているようなデータだけをビデオディスプレイの高速走査ラインに送る

ように設計されている。従って、ディスプレイの高速走査ラインに沿った隣接ピクセルに関するデータは隣接位置にあるのではなく(v)だけ離れたビデオRAM内のアドレスを有しているので、従来の方法で図3の(b)のフレームバッファスキーム12を実行することは好ましくない。例えば、上部左側のピクセル10に関するデータのアドレスと、高速走査方向のその下方にあるピクセル13に関するデータのアドレスを比較すればよい。

【0012】

図4は、ビデオRAM内のデータが、隣接ピクセルに関するデータのアドレスが高速走査方向5に沿って1だけ増加されるように、回転前14及び回転後15の双方においてどのように構成されるべきかを示している。ビデオRAMにおいて用いられるアドレス上のこの限定のために、ディスプレイピクセルに関するデータのアドレスは、ビデオRAM内に好適に格納されるために、コンピュータその他のデータ源により送られるアドレスから変更される。

【0013】

図5は、本発明に基づくビデオディスプレイシステムの動作を示している。アドレス変換装置16は、コンピュータ17により送られるピクセルアドレス19を変換して、コンピュータバス18を介してアクセス用に変換されたアドレス20をビデオRAM21に送る。変換装置16により用いられる変換アルゴリズムは、回転センサ25により送られる回転信号24に応答して、選択される。この代わりに、回転信号を、当業者には明白な、ユーザにより制御されるスイッチボックスや、ビデオデータを供給するコンピュータのような他のソースから供給することも可能である。標準的な技法を用いる場合には、センサ25は信号24をアドレス変換装置16に送り、ディスプレイモニタが風景型向きにあるのか肖像型向きにあるのかを示す。好適な実施例においては、水銀スイッチがセンサ25として用いられる。ディスプレイモニタが風景型向きにある場合には、コンピュータその他のソース17からのアドレス19は変換無しにビデオRAM21に沿って送られる。数学的には、「a」がコンピュータその他のソース17から送られたアドレス19であり、「T(a)」はアドレス変換装置16からビデオRAM21へ送られる変換アドレス20である。従って、風景型向きに関するT(a)

) は、

$$T(a) = a \quad (\text{式 } 1)$$

と単純化することができる。

【0014】

ディスプレイスクリーンが肖像型向きに回転された場合には、アドレス変換が必要である。ディスプレイモニタを90度反時計方向に回転させ、フレームバッファベースアドレス0から開始した場合には、必要なアドレス変換は、

$$T(a) = h * (a \bmod v) + h - 1 - (a \div v) \quad (\text{式 } 2)$$

(ここで、 $(a \div v)$ は (a) の (v) による整数除算の商であり、 $(a \bmod v)$ は (a) の (v) による整数除算の余りである。)

である。

【0015】

図6は、式2に従った変換を実行するための変換装置16のある実施例を示すブロック図である。この実施例では、 $(h) 6 1$ 、 $(h-1) 6 2$ 及び $(v) 6 3$ が変換装置16ないに格納される。変換装置16に対する入力 $(a) 19$ は装置64を用いて (v) で割られる。除算器64は、商65と余り66の2つの出力を発生する。商65は減算器69により $(h-1) 6 3$ から引かれる。余り66及び $(h) 6 1$ は積算器67により乗算される。積算器70及び減算器69からの出力は、加算器71により加算されて、式2の変換アドレス20を生成する。

【0016】

上の説明においては、反時計方向への90度の回転を仮定している。本発明に基づいて他の回転を行うことも当然に可能である。例えば、スクリーンを時計方向に90度回転する場合には、必要なアドレス変換は：

$$T(a) = h * (v - 1 - (a \bmod v)) + (a \div v) \quad (\text{式 } 3)$$

である。式3に基づいた変換を実施するための変換装置16の実施例が、図7に示されている。この実施例では、 $(h) 6 1$ 、 $(v) 6 2$ 及び $(v-1) 7 2$ に関する値が変換装置16に格納される。変換装置16に対する入力 $(a) 19$ が除算器64を用いて (v) で割られる。除算器64は、商65と余り66の2つの出力を発生する。余り66は減算器68により $(v-1)$ で割られる。減算器73及び $(h) 6 1$ の出

力は積算器 6 7 により積算される。積算器 7 2 の出力と商 6 5 が加算器 7 1 により加算されて、式 3 の変換アドレス 2 0 が発生する。

【0017】

図 8 の(a)及び(b)は、ビデオ RAM が 2^n エレメント × 2^n エレメントの正方形アレイである特殊ケースに用いられる単純化されたアドレス変換の実行を示している。このような場合には、反時計方向回転のアドレス変換は、

$$a = [A_{2n-1} A_{2n-2} \cdots A_1 A_0] \text{ であるとすると、}$$

$$a \bmod v = a \bmod 2^n = [A_{n-1} A_{n-2} \cdots A_1 A_0] \quad (\text{式 } 4)$$

$$a \div v = a \div 2^n = [A_{2n-1} A_{2n-2} \cdots A_{n+1} A_n] \quad (\text{式 } 5)$$

$$\begin{aligned} T(a) &= 2^n * [A_{n-1} A_{n-2} \cdots A_1 A_0] + 2^n - [A_{2n-1} A_{2n-2} \cdots A_{n+1} A_n] - 1 \\ &\quad (\text{式 } 6) \end{aligned}$$

$$= [A_{n-1} A_{n-2} \cdots A_1 A_0 B_{2n-1} B_{2n-2} \cdots B_{n+1} B_n] \quad (\text{式 } 7\text{ a})$$

(ここで、

【0018】

【数 3】

$$B_p = \overline{A}_p$$

【0019】

であり、

【0020】

【数 4】

$$\overline{A}_p$$

【0021】

は、 A_p の論理反転である。)

のように単純化される。同様に、時計方向回転のアドレス変換は、

$$T(a) = [B_{n-1} B_{n-2} \cdots B_1 B_0 A_{2n-1} A_{2n-2} \cdots A_{n+1} A_n] \quad (\text{式 } 7\text{ b})$$

のように単純化される。

【0022】

図8の(a)及び(b)は、それぞれ、反時計方向回転及び時計方向回転に関する本発明に基づくこの変換の実行の様子を示している。図8の(a)において、変換は、アドレスビット $A_{2n-1} - A_n$ 81をアドレスビット $A_{n-1} - A_0$ 82に置き換え、アドレスビット $A_n - A_{2n-1}$ 82をインバータ79により反転させて、変換アドレス80を形成する。図8の(b)において、変換は、アドレスビット $A_{2n-1} - A_n$ 81をアドレスビット $A_{n-1} - A_0$ 82に置き換え、アドレスビット $A_{n-1} - A_0$ 82をインバータ85により反転させて、変換アドレス83を形成する。図8の(a)及び(b)の単純化された実行は、それ自体が正方のディスプレイスクリーンという状況で用いる必要はない。ディスプレイを発生するためにRAMの適当な部分のみを走査することにより以下に小さな寸法のスクリーンであっても用いることが可能であるため、ビデオRAMは $2^n \times 2^n$ の寸法の正方を必要とするのみである。

【0023】

本発明によれば、回転角度を検出するセンサ25を用い、さらに上述の方法による好適なアドレス変換を行うことにより、いかなる角度にディスプレイを回転させることも可能である。回転の前又は後でフレームバッファベースアドレスがゼロでない場合にも、同様に変換が可能である。例えば、「base」が回転前のフレームバッファベースアドレスであり、「rbase」が回転後のフレームバッファベースアドレスである場合には、90度の反時計方向回転は、

$$T(a) = rbase + h * ((a-base) \bmod v) + h - 1 - ((a-base) \bmod v) \quad (式8)$$

であり、90度の時計方向回転は、

$$T(a) = rbase + h * (v - 1 - ((a-base) \bmod v)) + ((a-base) \bmod v) \quad (式9)$$

となる。

【0024】

実際には、大部分のビデオRAMは、各ワードをが4ビットの長さを持つものとして、64K又は256Kとして構成される。他のRAMは、8ビット長さの

ワードを用いて、128Kのキャパシティで有効である。現在又は将来において、さらに別の構成が可能であるかも知れない。現在のところ有効なビデオRAMの特徴は、アクセスが個々のビットではなくて全体のワードに対してのみ行われることである。ピクセルが単一ビットにより表されるとすると、いくつかのピクセルが1つのワード中に含まれる。現在のところ有効な装置の第2の特徴は、ワード中の連続ビットに対する連続アクセスが、典型的には30MHzに制限されて、ピクセル情報に関して通常好ましい50MHzの周波数より相当低いことである。

【0025】

図9の(a)及び(b)は、これらの問題を解決するためのスキームを示している。本発明によれば、2つのビデオRAMバンクが用いられて有効ピクセルデータストリーム速度を倍にしている。図9の(b)の好適な実施例においては、偶数ビデオRAMバンク91及び奇数ビデオRAMバンク92が用いられている。各バンクは、それぞれ、ライン93、94上の出力4ビットパラレルワードとして供給される。デマルチプレクサ95、96により、各ワードからの4ビットが、走査ライン選択ライン97上の信号に応答して、ライン99、100に送られる。ライン97上の信号は、高速走査方向5内で走査される現ラインを表す。ライン97により、ワード93、94の第1のビットが、第1ライン102が走査されている間にアクセスされる。同様に、ワード93、94の第2のビットが、第2ライン103が走査されている間にアクセスされる。同様に、第3及び第4のビットが、第3及び第4の走査104、105の間にアクセスされる。第5の走査106の間、ライン97上の信号により第1のビットが再びアクセスされ、高速走査ラインの残りのラインについても同様にアクセスされる。このようにライン97は現走査ラインの信号モジューロ4を提供する。第3のデマルチプレクサ108は、偶数ビデオRAMバンクマルチプレクサ95の出力ライン99からのビットか、奇数ビデオRAMバンクマルチプレクサ96の出力ライン100からのビットか、どちらのビットが直列ピクセルデータストリーム101上に送られるかを選択する。この第3のマルチプレクサ108が、所望のピクセル割合の1.5倍の周波数を備えた信号98により制御される。

【0026】

図9の(a)は図9の(b)の構成の結果を示している。ディスプレイ86の第1のビットが、非イタリック体のゼロで示されており、これは、デマルチプレクサ96及び108を介して、奇数ビデオRAMバンクの第1ビットから送られたものである。ディスプレイ87の第2のビットはイタリック体のゼロで示されており、これは、デマルチプレクサ95及び98を介して偶数ビデオRAMバンク91から送られたものである。同様に、ディスプレイ88の第3のビットは、再び、マルチプレクサ96及び108を介して奇数ビデオRAMバンク92からのものである。各ビデオRAMバンクは、表示される各別ピクセルについてピクセルデータの新しいビットを発生するにすぎない。従って、最大ピクセル変換割合は、最大ビデオRAM速度の倍となる。全ての第1走査ラインが送られると、ライン97がデマルチプレクサ95、96に信号を送り、ワード93、94からの次のビットを選択して、プロセスを続ける。

【0027】

図9の(a)及び(b)の説明は、4つのビットワード及び2つのビデオRAMバンクを仮定しているが、当業者であれば、他のワード寸法、より多くのVRAMバンク、及び多重ビットピクセル密度を本発明に基づいて採用可能であることを了解するであろう。

【0028】

図10は図9の(a)及び(b)のスキームをさらに説明するものである。図10では、スクリーン110が、高さhで幅がv/4の4つのサブスクリーン111、112、113、114として構成されているものと考えられている。図9の(b)のビデオRAMワードは4ビット幅である。これらのワードの第1ビットにより形成されるディスプレイがサブスクリーン111として示されている。同様に、これらのワードの第2、第3、第4のビットにより形成されるディスプレイが、それぞれ、サブスクリーン112、113、及び114として示されている。これらのサブスクリーン111乃至114のそれぞれについて、各ビデオRAMワードが正確に1ピクセルを含んでいる。本発明のアドレス変換スキームは、従って、次のようなサブスクリーンに供給される。

【0029】

90度の反時計方向回転に関しては、

$$T(a) = h * (a \bmod (v/4)) + h - 1 - (a \bmod (v/4)) \quad \text{式10}$$

90度の時計方向回転に関しては、

$$T(a) = h * ((v/4) - 1 - (a \bmod (v/4)) + (a \bmod (v/4))) \quad \text{式11}$$

である。

【0030】

超高速のピクセル割合が必要な場合には、図9の(a)及び(b)のスキームでは、非常に大きなビデオRAMバンクを必要とする。大きなビデオRAMを必要としない別のスキームを図11及び図12に示す。図11は、ビデオRAM上の第1のクロック信号が、4つの第1の高速走査ライン125、126、127、128のそれぞれの第1ビットに応答するワード120を供給する。図12では、1つのビデオRAMが採用されて、各クロックパルスを備えた直列ワード131を送り出す。一組の隅調整レジスタ132がビデオRAMからの4つの連続ワード131を格納して、格納されたワード131の行とれ酢を置き換えて、新しい一組の4つのワード133を形成する。このデータ組はスタティックメモリ137に書き込まれる。このような2つのスタティックメモリ136及び137が存在する。一組の電子スイッチ134、135が、別のメモリのピクセルデータがディスプレイに読出されている間に、隅調整レジスタ133から書き込まれるべき1つのメモリを選択する。現走査ラインがビデオRAMワードの第1、第2、第3又は第4のビットのうちのどれかによって、4つのワード133の内の対応するワードのみがディスプレイに関するスタティックメモリから読出される。結果として、4つの使用可能ピクセルが各ビデオRAMクロックパルスに関して読出され、ピクセル割合が、従って、ビデオRAM割合の4倍になる。ビデオRAM速度に関する上限が30MHzである場合には、このスキームによればピクセル割合を120MHzにまで引き上げることが可能である。

【0031】

肖像型向きと風景型向きのスクリーンのレイアウトは異なるので、一方の向きで表示されるデータを、他方の向きで同一に表示することはできない。例えば、

テキストが風景型向きで表示される場合には、向きは肖像型向きに変更され、同寸法のより少ないピクセル又は文字が、水平スクリーン寸法が短くなるので、行毎に表示される。本発明によれば、この状況は、多くの方法で処理可能である。本発明が、データがアプリケーションプログラム又はコンピュータのオペレーティングシステムにより提供される可変寸法の「ウインドウ」で表示されるような環境である場合には、ウインドウは自動的に新しい向きに適合するように寸法直し又は移動が可能である。かかるオペレーティングシステム又はアプリケーションプログラムは、寸法が変化する場合には常にこれが行うと同様の方法で（通常はユーザの手動制御により）データを処理可能である。例えば、アプリケーションがワードプロセッシングアプリケーションプログラムである場合には、かかるプログラムは、ディスプレイモニタの風景型向きと比較して肖像型向きに有効なより小さいマージンに応答して、新しいマージンを設定して、ある行の右側から次の行にテキストを送り込む。

【0032】

この代わりに、現在の向きのディスプレイ領域の外側にある前の向きのディスプレイ部分は単純に無視され、ディスプレイのユーザは、表示されていない部分を、コンピュータシステムその他のビデオソース17で用いられる従来の方法によりページ送り、スクロール、ズームアップ／ズームダウンの指令により、検索することが可能である。古い向きの対応するデータを持たない新しい向きで用いられるディスプレイの部分は、単に、グレースケールデータ又はいくつかの予め選択されたパターンで充填可能である。

【0033】

好適な実施例は、風景型向き用の変換されないデータアドレス及び肖像型向き用の変換されるデータアドレスに対して使用可能であるが、本発明に基づく変更実施例は、肖像型向きの変換されないアドレス及び風景型アドレスの変換されるアドレスに対して使用可能である。これは、スクリーンが風景型向きにある場合の水平高速走査方向を備えている産業界で標準のスクリーンではなくて、スクリーンが肖像型向きにある場合の水平高速走査方向を備えているディスプレイスクリーンを用いた場合に実行可能である。アドレッシングスキーム及びディスプレ

イスクリーン電子回路が好適に適合している限りは、アドレス変換が不要の「基準」向きの選択は任意である。

【0034】

上の説明は、発明がラスタ走査ビデオディスプレイで使用することを仮定しているが、ストローク生成ビデオディスプレイなどの別の型のディスプレイ、プリンタ、プロッタ及びオーバーヘッドプロジェクタに対して本発明を用いることも可能である。本発明は、メモリ内に格納されるデータに対するアクセスが所定のアドレス経路に沿ってより高速である他の領域に適合可能である。例えば、ダイナミックランダムアクセスメモリ内のページアクセスは、しばしば、通常のアクセスよりも高速であるので、このメモリソートからのデータ検索は、本発明に基づいて実行されれば、より効果的に行うことが可能である。

【0035】

【発明の効果】

このように、本発明の方法及び装置は、ビデオディスプレイの電子回路を変更せずに、ビデオRAM内のピクセルのアドレスを変換することにより、単一のビデオモニタを用いるのみで、ビデオディスプレイの風景型向き及び肖像型向きの双方を提供可能である。

【図面の簡単な説明】

【図1】

フレームバッファとして用いられるアドレスシステムを示している。

【図2】

風景型向き及び肖像型向き用の高速及び低速走査方向を示している。

【図3】

図3の(a)は、風景型向きから肖像型向きに回転させる前のフレームバッファデータの様子であり、図3の(b)は、風景型向きから肖像型向きに回転させる前のフレームバッファデータの様子を示している。

【図4】

本発明に基づくビデオRAMアドレス変換のスキームを示しており、図4の(a)は回転前、図4の(b)は回転後の様子を示している。

【図 5】

コンピュータシステムのビデオディスプレイに組み込まれる、本発明に基づく変換装置のシステムブロック図である。

【図 6】

本発明に基づくアドレス変換装置の実施例のブロック図である。

【図 7】

本発明に基づくアドレス変換装置の別の実施例のブロック図である。

【図 8】

図 8 の(a)及び(b)は、それぞれ、本発明に基づく単純化されたアドレス変換回路のブロック図である。

【図 9】

図 9 の(a)は、本発明に基づくビデオ RAM の多重バンクの図であり、図 9 の(b)は、本発明に基づく多重ビデオ RAM バンクのスキームのブロック図である。

【図 10】

多重ビデオ RAM バンクの実施が、本発明に基づくいくつかのサブスクリーンを提供する場合に、どのように行われるかを示している。

【図 11】

データが多重ビットビデオ RAM 内に格納される方法を示している。

【図 12】

单一のビデオ RAM で、本発明の高速実行を行う回路のシステムブロック図である。

【符号の説明】

- 1 … 標準アドレススキーム
- 2, 3, 4 … ピクセル
- 5 … 高速走査方向
- 6 … 低速走査方向
- 7 … ビデオモニタスクリーン
- 8 … 風景型向き
- 9 … 肖像型向き

1 6 … アドレス変換装置

1 7 … コンピュータ

1 8 … コンピュータバス

1 9 … ピクセルアドレス

2 0 … 変換アドレス

2 1 … ビデオRAM

2 4 … 回転信号

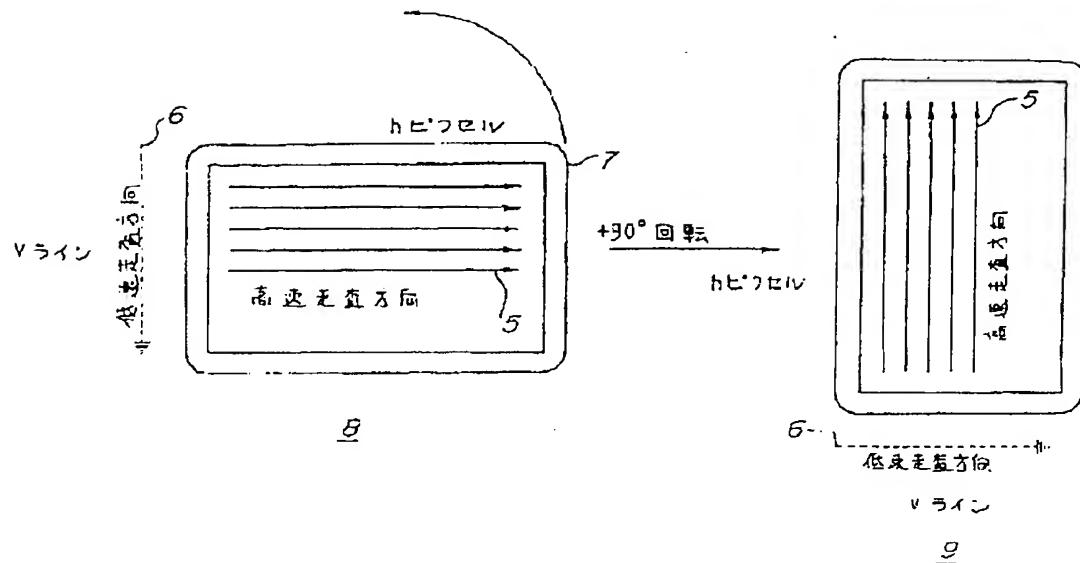
2 5 … 回転センサ

【書類名】 図面

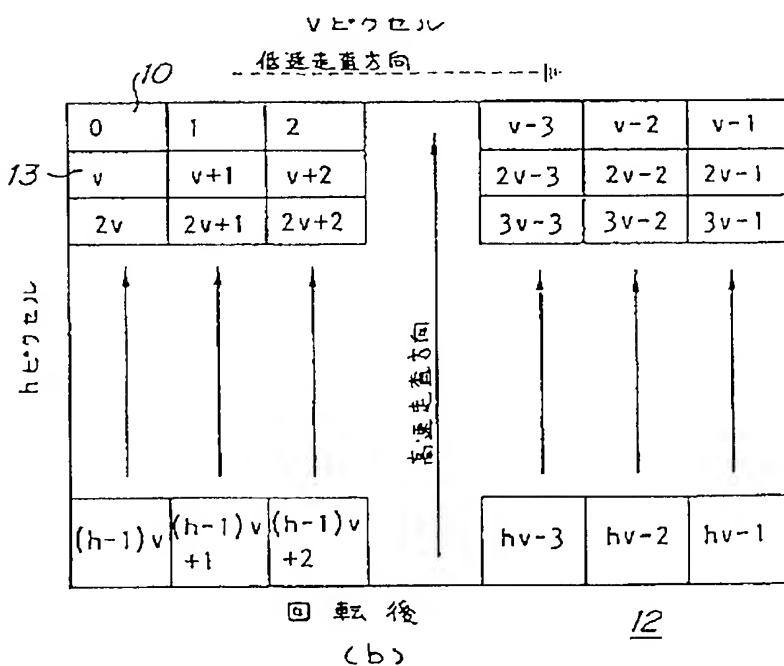
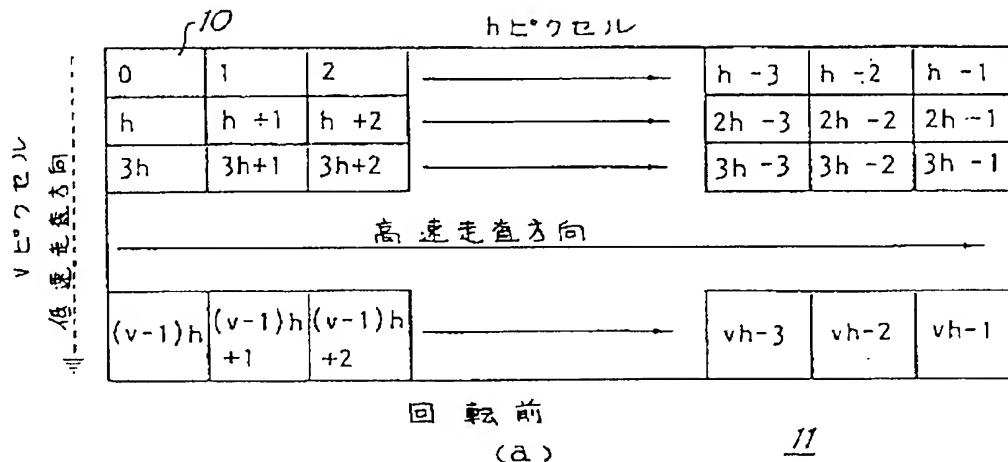
【図 1】

| ζ^2 | ζ^4 | ζ^3 | ζ^1 | h |
|--|--|--|--|--|
| $\hat{\wedge} - \zeta$ | $\hat{\wedge} - \zeta + 1$ | $\hat{\wedge} - \zeta + 2$ | $\hat{\wedge} - \zeta + h - 2$ | $\hat{\wedge} - \zeta + h - 1$ |
| $\hat{\wedge} - \zeta + \frac{2}{h}$ | $\hat{\wedge} - \zeta + \text{行} + 1$ | $\hat{\wedge} - \zeta + \text{行} + 2$ | $\hat{\wedge} - \zeta + \text{行} + h - 2$ | $\hat{\wedge} - \zeta + \text{行} + h - 1$ |
| $\hat{\wedge} - \zeta + 2 \div \text{行}$ | $\hat{\wedge} - \zeta + 2 \div \text{行} + 1$ | $\hat{\wedge} - \zeta + 2 \div \text{行} + 2$ | $\hat{\wedge} - \zeta + 2 \div \text{行} + h - 2$ | $\hat{\wedge} - \zeta + 2 \div \text{行} + h - 2$ |
| 行 | $\text{行} + 1$ | $\text{行} + 2$ | $\text{行} + h - 2$ | $\text{行} + h - 1$ |
| $\hat{\wedge} - \zeta + (v-1) \div \text{行}$ | $\hat{\wedge} - \zeta + (v-1) \div \text{行} + 1$ | $\hat{\wedge} - \zeta + (v-1) \div \text{行} + 2$ | $\hat{\wedge} - \zeta + (v-1) \div \text{行} + h - 2$ | $\hat{\wedge} - \zeta + (v-1) \div \text{行} + h - 1$ |

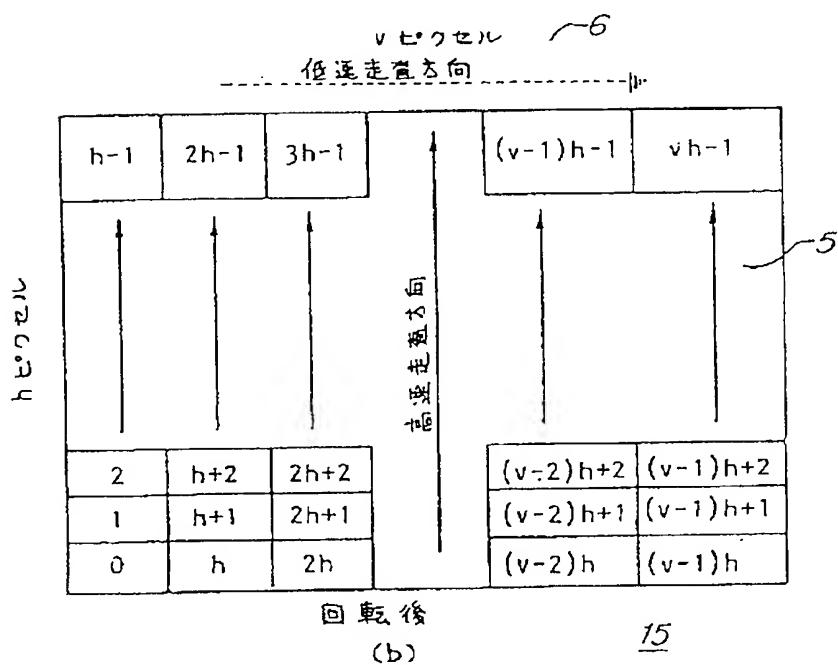
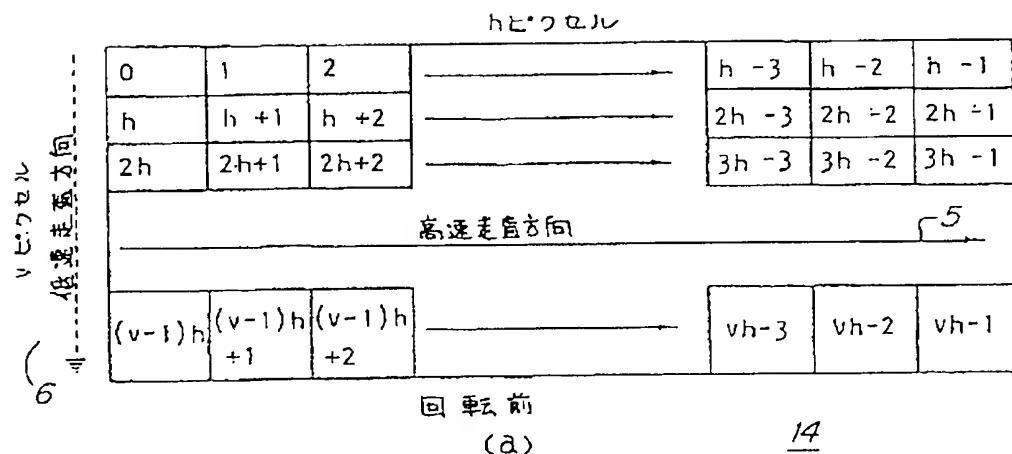
【図2】



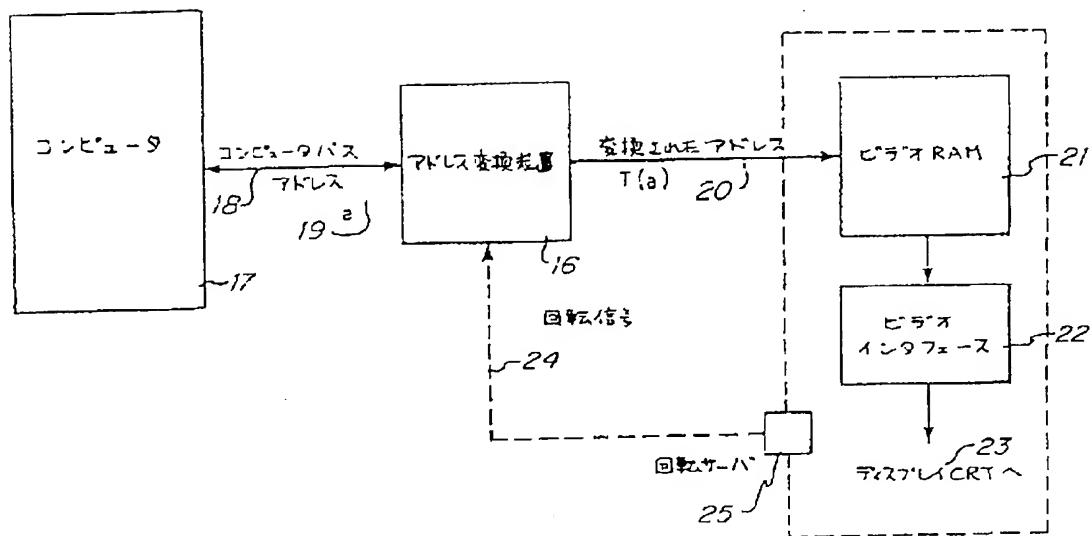
〔図3〕



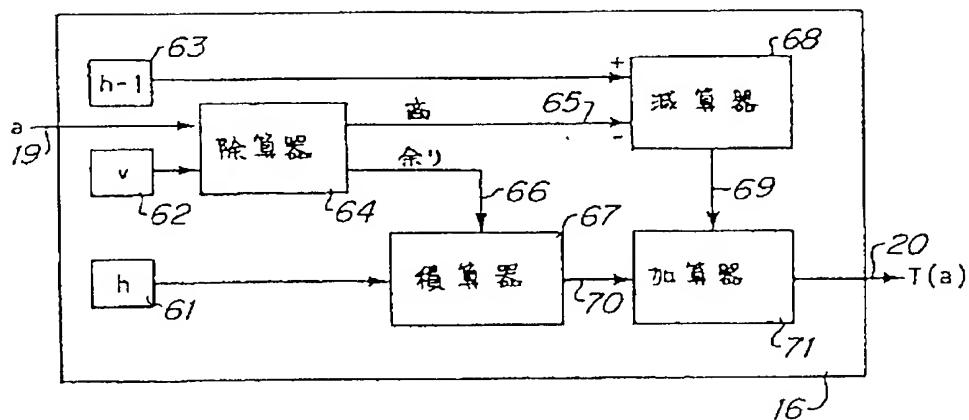
【图4】



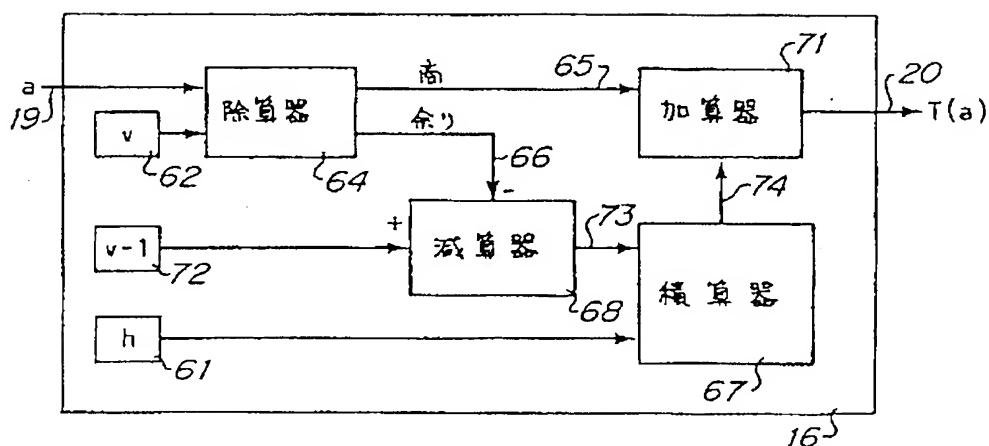
【図 5】



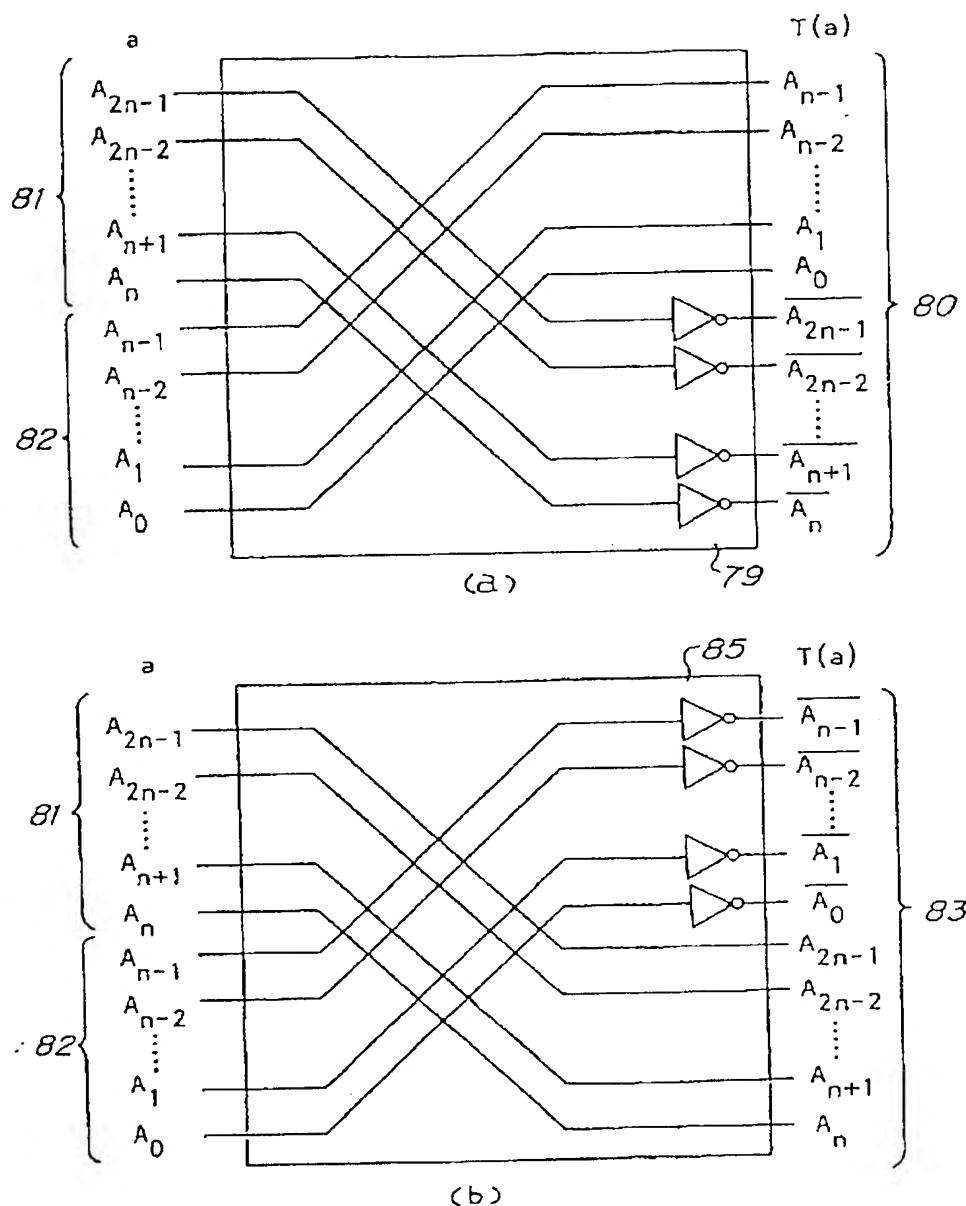
【図 6】



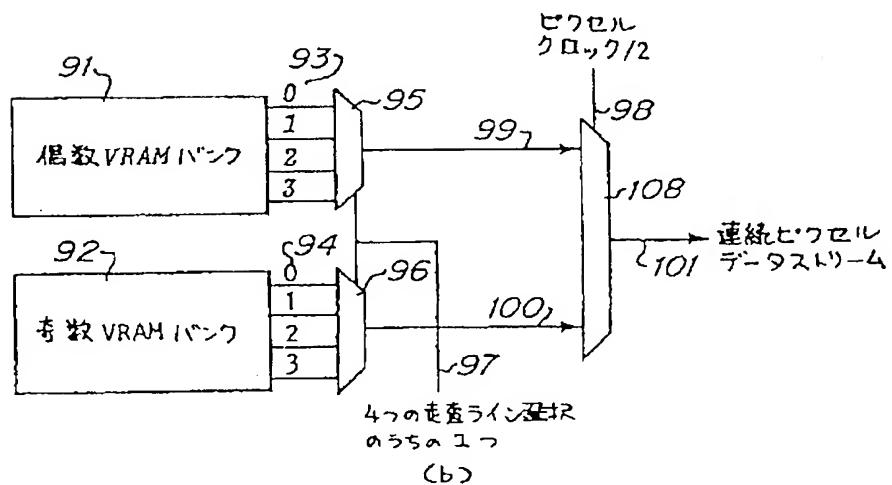
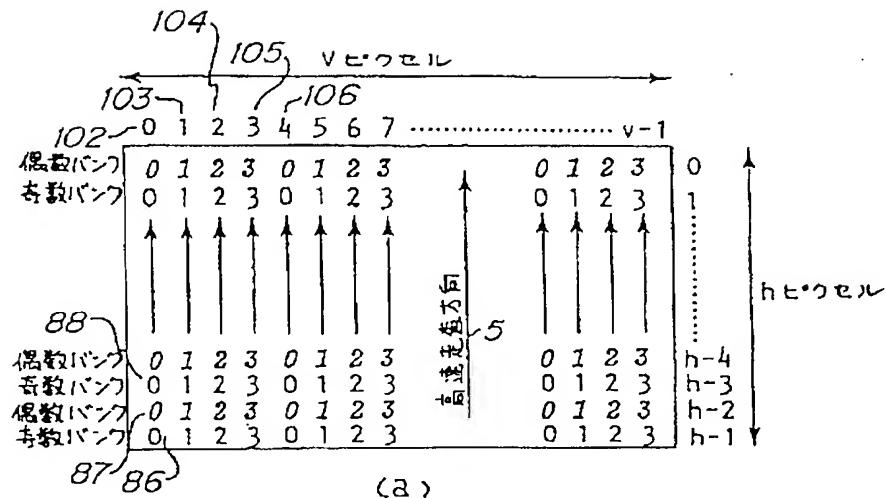
【図7】



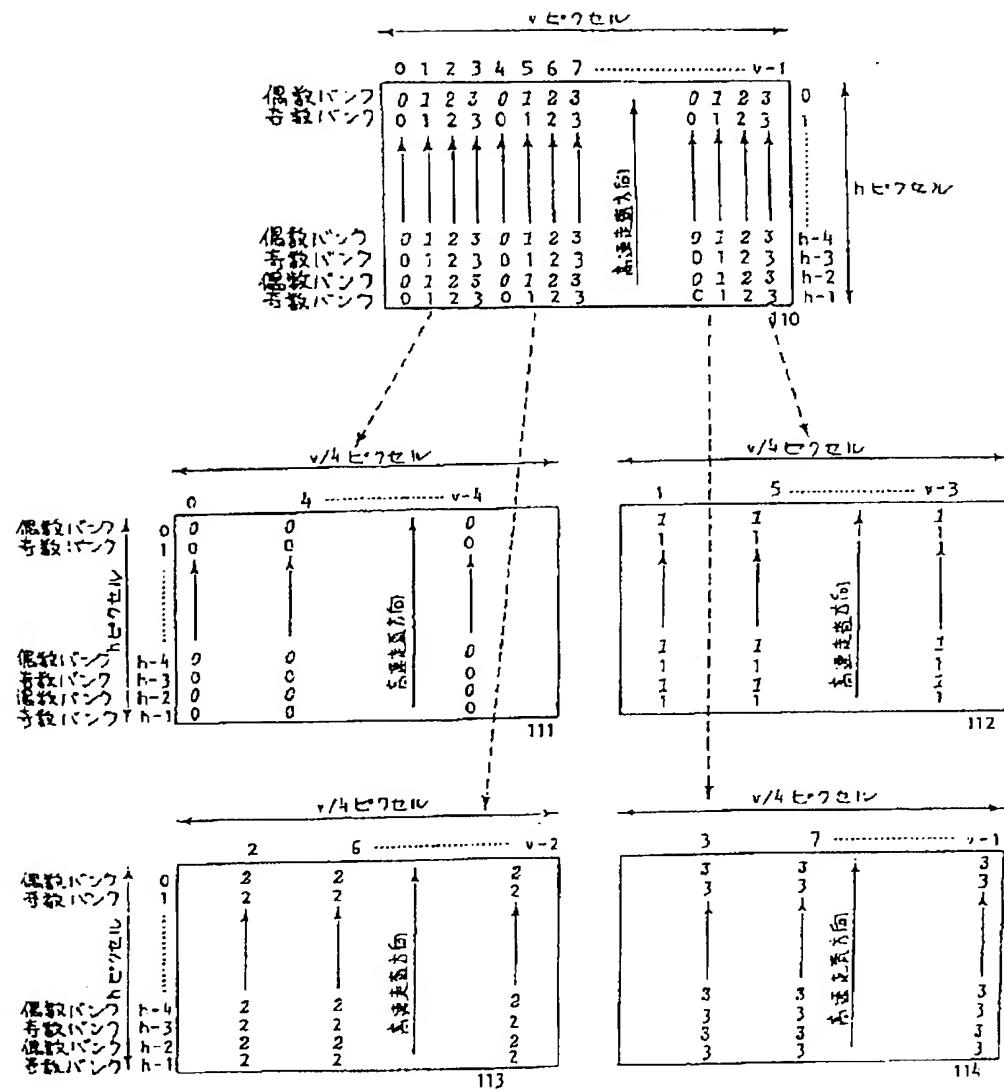
【図8】



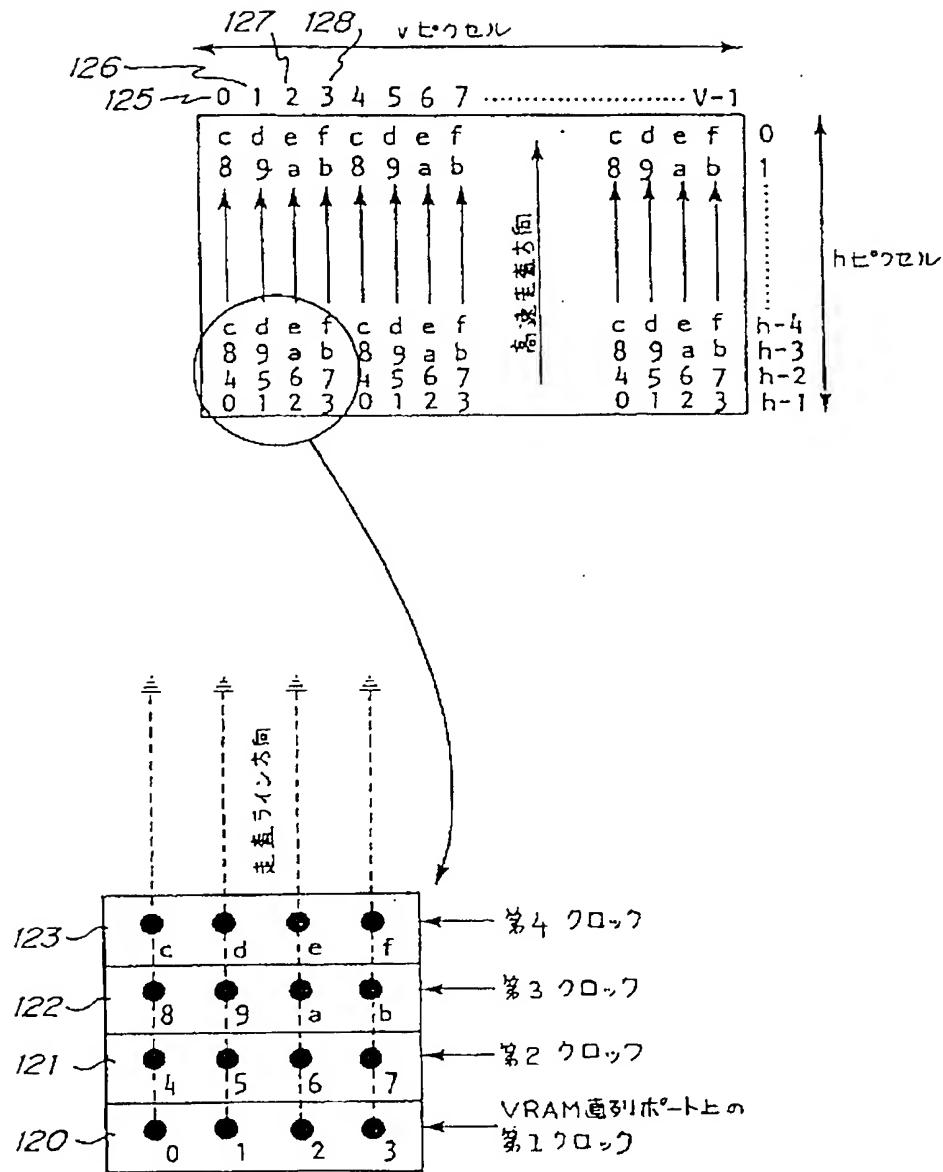
【図9】



【図10】



【図11】



【図12】

